



日 本 国 特 許 庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office

出 願 年 月 日

Date of Application:

2000年 7月18日

出 願 番 号

Application Number:

特願2000-217799

出 願 人

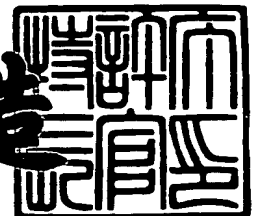
Applicant(s):

ソニー株式会社

2001年 5月18日

特許庁長官
Commissioner,
Japan Patent Office

及川耕造



出証番号 出証特2001-3042479

【書類名】 特許願

【整理番号】 0000408106

【提出日】 平成12年 7月18日

【あて先】 特許庁長官殿

【国際特許分類】 H01L 33/00

【発明者】

【住所又は居所】 東京都品川区北品川 6 丁目 7 番 3 5 号 ソニー株式会社
内

【氏名】 奥山 浩之

【発明者】

【住所又は居所】 東京都品川区北品川 6 丁目 7 番 3 5 号 ソニー株式会社
内

【氏名】 土居 正人

【発明者】

【住所又は居所】 東京都品川区北品川 6 丁目 7 番 3 5 号 ソニー株式会社
内

【氏名】 琵琶 剛志

【発明者】

【住所又は居所】 東京都品川区北品川 6 丁目 7 番 3 5 号 ソニー株式会社
内

【氏名】 大畑 豊治

【特許出願人】

【識別番号】 000002185

【氏名又は名称】 ソニー株式会社

【代表者】 出井 伸之

【代理人】

【識別番号】 100110434

【弁理士】

【氏名又は名称】 佐藤 勝

【手数料の表示】

【予納台帳番号】 076186

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 半導体発光素子および半導体発光素子の製造方法

【特許請求の範囲】

【請求項 1】 基板上に第 1 導電型の第 1 成長層を形成し、該第 1 成長層上にマスク層を形成し、該マスク層に設けられた開口部から第 1 導電型の第 2 成長層を選択成長させて形成し、該第 2 成長層の結晶面に平行な面内に延在する第 1 導電型クラッド層、活性層、及び第 2 導電型クラッド層の一部または全部を前記開口部の周囲のマスク層上まで延在されるように形成してなることを特徴とする半導体発光素子。

【請求項 2】 前記第 2 成長層の結晶面は基板の主面に対して傾斜した傾斜面であることを特徴とする請求項 1 記載の半導体発光素子。

【請求項 3】 前記第 1 成長層および第 2 成長層はウルツ鉱型の結晶構造を有することを特徴とする請求項 1 記載の半導体発光素子。

【請求項 4】 前記第 2 成長層は窒化物半導体からなることを特徴とする請求項 1 記載の半導体発光素子。

【請求項 5】 前記基板の主面は C 面であることを特徴とする請求項 1 記載の半導体発光素子。

【請求項 6】 基板上に第 1 導電型の第 1 成長層を形成し、該第 1 成長層上にマスク層を形成し、該マスク層に設けられた開口部から第 1 導電型の第 2 成長層を選択成長させて形成し、該第 2 成長層の結晶面に平行な面内に延在する第 1 導電型クラッド層、活性層、及び第 2 導電型クラッド層によって前記第 2 成長層の全体が被覆されるように前記第 1 導電型クラッド層、前記活性層、及び前記第 2 導電型クラッド層を形成してなることを特徴とする半導体発光素子。

【請求項 7】 基板上に第 1 導電型の第 1 成長層を形成し、該第 1 成長層上にマスク層を形成し、該マスク層に設けられた開口部から第 1 導電型の第 2 成長層を選択成長させて形成し、該第 2 成長層の結晶面に平行な面内に延在する第 1 導電型クラッド層、活性層、及び第 2 導電型クラッド層の各層端部が前記マスク層に直接接するように前記第 1 導電型クラッド層、前記活性層、及び前記第 2 導電型クラッド層を形成してなることを特徴とする半導体発光素子。

【請求項 8】 基板上に第 1 導電型の第 1 成長層を形成し、該第 1 成長層上にマスク層を形成し、該マスク層に設けられた開口部から第 1 導電型の第 2 成長層を選択成長させて形成し、該第 2 成長層の結晶面に平行な面内に延在する第 1 導電型クラッド層、活性層、及び第 2 導電型クラッド層の一部または全部を前記開口部の周囲のマスク層上まで延在されるように形成してなる構造を有する半導体素子を並べ、信号に応じて各素子が発光するように構成されてなることを特徴とする画像表示装置。

【請求項 9】 基板上に第 1 導電型の第 1 成長層を形成し、該第 1 成長層上にマスク層を形成し、該マスク層に設けられた開口部から第 1 導電型の第 2 成長層を選択成長させて形成し、該第 2 成長層の結晶面に平行な面内に延在する第 1 導電型クラッド層、活性層、及び第 2 導電型クラッド層の一部または全部を前記開口部の周囲のマスク層上まで延在されるように形成してなる構造を有する半導体素子を並べ、実質的に同じ信号が供給されて各素子が一様に発光するように構成されてなることを特徴とする照明装置。

【請求項 10】 基板上に積層した第 1 成長層上に開口部を有するマスク層を形成し、該マスク層の開口部から第 2 成長層を選択的に形成し、前記第 2 成長層の結晶面に平行な面内に延在され且つ前記開口部の周囲のマスク層上まで延在されるように第 1 導電型クラッド層、活性層、及び第 2 導電型クラッド層を形成することを特徴とする半導体発光素子の製造方法。

【請求項 11】 前記第 2 成長層の結晶面は基板主面に対して傾斜した傾斜面であることを特徴とする請求項 10 記載の半導体発光素子の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は第 1 導電型クラッド層、活性層、第 2 導電型クラッド層を積層させたダブルヘテロ構造を有する半導体発光素子とその製造方法に関し、特に、窒化物半導体からなる結晶層を利用して発光領域を構成する半導体発光素子とその製造方法に関する。

【0002】

【従来の技術】

半導体発光素子として、これまでサファイア基板上に全面に低温バッファ層、SiをドーブしたGa₂Nからなるn側コンタクト層を形成し、その上にSiをドーブしたGa₂Nからなるn側クラッド層、SiをドーブしたInGa₂Nからなる活性層、MgをドーブしたAlGa₂Nからなるp側クラッド層と、MgをドーブしたGa₂Nよりなるp側コンタクト層などを積層した素子が知られている。このような構造を有し市販されている製品として、450nm から530nm を含む青色、緑色LED (Light Emitting Diode) が量産されている。

【0003】

また、窒化ガリウムを成長させようとする場合、サファイア基板が使用されることが多く行われている。サファイア基板から窒化ガリウムを結晶成長させる場合、通常はC面を主面とするサファイア基板が使用され、主面上に形成される窒化ガリウム層の表面もC面を有し、必然的に基板主面と平行な面に形成される活性層やそれを挟むクラッド層もC面に平行な面に延在される。このように基板主面を基準に各結晶層を積層した構造の半導体発光素子では、基板主面の平滑性を生かして電極形成などに必要な平滑性が得られている。

【0004】

ところが、サファイア基板と成長させる窒化ガリウムの間の格子不整合から、結晶内に高密度の転位が内在することがある。このため基板上に低温バッファ層を形成する技術は、成長させる結晶に発生する欠陥を抑制するための1つの手段であり、また、結晶欠陥を低減する目的で特開平10-312971号公報では、横方向への選択結晶成長 (ELO: epitaxial lateral overgrowth) を組合わせている。

【0005】

また、特開平8-255929号公報は、基板上に窒化ガリウム系化合物半導体からなる一方の導電型層を成膜し、その一方の導電型層の一部をマスクで覆って、覆われていない部分に選択成長によって他方の導電型層を含む窒化ガリウム系化合物半導体層を形成してからp電極及びn電極を形成する製造方法を開示する。

【0006】

【発明が解決しようとする課題】

ところが、特開平10-321910 号公報のように基板主面上に垂直に延在する六角柱状構造を形成する技術では、HVPE (Hydride Vapor Phase Epitaxy) で成膜した後、(10-10) m面からなる側面が得られるようにドライエッチングを施している。ところが、ドライエッチングを施す場合には、一般的に結晶面に対する損傷を避けることができず、従って基板側からの貫通転位などを抑制しつつも逆にドライエッチングにより結晶の特性が劣化する。また、ドライエッチングを施す場合では、その分だけ工程も増加してしまう。

【0007】

特開平8-255929 号公報の技術では、選択成長を用いることで反応性イオンエッチングなどエッチングを使用しなくとも良いという利点があるが、n電極を形成するために、マスク層を除去しており、電極近傍での段差が拡大してしまい精度良く電極を形成するのが難しいという問題が生ずる。また、特開平8-255929 号公報に開示される発光素子のように、基板の主面に平行な活性層を形成する場合には、その端部が空気中に露出することで活性層が酸化してしまうことがあり、活性層が劣化するといった問題も生ずる。

【0008】

そこで本発明は、上述の技術的な課題に鑑み、基板側からの貫通転位などを抑制しつつ且つ工程の増加もなく良好な結晶性を以って製造可能であり、同時に、電極近傍での段差の緩和を図り活性層の劣化も防止する構造の半導体発光素子の提供を目的とする。また本発明は結晶性も良好で工程の増加を招かずに電極近傍での段差の緩和を図り活性層の劣化も防止することのできる半導体発光素子の製造方法の提供を他の目的とする。

【0009】

【課題を解決するための手段】

本発明の半導体発光素子は、基板上に第1導電型の第1成長層を形成し、該第1成長層上にマスク層を形成し、該マスク層に設けられた開口部から第1導電型の第2成長層を選択成長させて形成し、該第2成長層の結晶面に平行な面内に延在する第1導電型クラッド層、活性層、及び第2導電型クラッド層の一部または

全部を前記開口部の周囲のマスク層上まで延在されるように形成してなることを特徴とする。

【 0 0 1 0 】

前記第 1 成長層及び第 2 成長層は、一例として、ウルツ鉱型の結晶構造を有し、窒化物半導体を用いて構成することができる。また、前記第 2 成長層の結晶面は基板の主面に対して傾斜した傾斜面とすることができる。この場合において、基板主面は C 面に設定することができる。

【 0 0 1 1 】

本発明の他の半導体発光素子は、基板上に第 1 導電型の第 1 成長層を形成し、該第 1 成長層上にマスク層を形成し、該マスク層に設けられた開口部から第 1 導電型の第 2 成長層を選択成長させて形成し、該第 2 成長層の結晶面に平行な面内に延在する第 1 導電型クラッド層、活性層、及び第 2 導電型クラッド層によって前記第 2 成長層の全体が被覆されるように前記第 1 導電型クラッド層、前記活性層、及び前記第 2 導電型クラッド層を形成してなることを特徴とする。

【 0 0 1 2 】

本発明の更に他の半導体発光素子は、基板上に第 1 導電型の第 1 成長層を形成し、該第 1 成長層上にマスク層を形成し、該マスク層に設けられた開口部から第 1 導電型の第 2 成長層を選択成長させて形成し、該第 2 成長層の結晶面に平行な面内に延在する第 1 導電型クラッド層、活性層、及び第 2 導電型クラッド層の各層端部が前記マスク層に直接接するように前記第 1 導電型クラッド層、前記活性層、及び前記第 2 導電型クラッド層を形成してなることを特徴とする。

【 0 0 1 3 】

また、本発明においては、上述の半導体発光素子が複数個配列された構造から、各半導体発光素子が画素を構成する画像形成装置や照明装置を構成することができる。

【 0 0 1 4 】

また、本発明の半導体発光素子の製造方法は、基板上に積層した第 1 成長層上に開口部を有するマスク層を形成し、該マスク層の開口部から第 2 成長層を選択的に形成し、前記第 2 成長層の結晶面に平行な面内に延在され且つ前記開口部の

周囲のマスク層上まで延在されるように第1導電型クラッド層、活性層、及び第2導電型クラッド層を形成することを特徴とする。

【0015】

第2成長層の結晶面に平行な面内に延在する第1導電型クラッド層、活性層、及び第2導電型クラッド層を開口部の周囲のマスク層上まで延在させることで、第1導電型クラッド層、活性層、及び第2導電型クラッド層からなる部分と基板や第1成長層との間にマスク層が存在することになり、開口部の周囲のマスク層の部分では段差が緩和されて、次に形成される電極等を微細加工する場合の精度を高くすることができる。また、第2成長層を選択成長させることで、基板の主面に対して傾斜した傾斜結晶面を容易に形成することができ、基板からの貫通転位を押さえ、エッチングなどの工程増加を招かず良好な結晶を得ることができる。

【0016】

【発明の実施の形態】

以下において、本発明の半導体発光素子および半導体発光素子の製造方法について詳細に説明する。

【0017】

本発明の半導体発光素子は、基板上に第1導電型の第1成長層を形成し、該第1成長層上にマスク層を形成し、該マスク層に設けられた開口部から第1導電型の第2成長層を選択成長させて形成し、該第2成長層の結晶面に平行な面内に延在する第1導電型クラッド層、活性層、及び第2導電型クラッド層の一部または全部を前記開口部の周囲のマスク層上まで延在されるように形成してなることを特徴とする。

【0018】

本発明に用いられる基板は、基板の主面に対して傾斜した傾斜結晶面を有する結晶層を形成し得るものであれば特に限定されず、種々のものを使用できる。例示すると、基板として用いることができるのは、サファイア (Al_2O_3 、A面、R面、C面を含む。) SiC (6H、4H、3Cを含む。) GaN 、 Si 、 ZnS 、 ZnO 、 AlN 、 LiMgO 、 GaAs 、 MgAl_2O_4 、 InAlGa

Nなどからなる基板であり、好ましくはこれらの材料からなる六方晶系基板または立方晶系基板であり、より好ましくは六方晶系基板である。例えば、サファイヤ基板を用いる場合では、窒化ガリウム (GaN) 系化合物半導体の材料を成長させる場合に多く利用されているC+面を主面としたサファイヤ基板を用いることができる。この場合の基板主面としてのC+面は、5乃至6度の範囲で傾いた面方位を含むものである。基板自体は製品としての発光素子には含まれない構造も可能であり、製造の途中で素子部分を保持させるために使用され、完成前に取り外しされる構造であっても良い。

【0019】

この基板上に形成される成長層は後述するマスク層の下部に配される第1成長層と、マスク層の開口部から成長して形成される第2成長層とからなる。これら第1成長層と第2成長層は共に第1導電型とされ、特に限定されるものではないが、第2成長層の結晶面に平行な面に第1導電型層、活性層、及び第2導電型層からなる発光領域を形成可能な材料層であれば良い。第1及び第2成長層の層形成材料として、化合物半導体材料が使用され、その中でもウルツ鉱型の結晶構造を有することが好ましい。

【0020】

このような成長層としては、例えばIII族系化合物半導体やBeMgZnCdS系化合物半導体、BeMgZnCdO系化合物半導体を用いることができ、更には窒化ガリウム (GaN) 系化合物半導体、窒化アルミニウム (AlN) 系化合物半導体、窒化インジウム (InN) 系化合物半導体、窒化インジウムガリウム (InGaN) 系化合物半導体、窒化アルミニウムガリウム (AlGaN) 系化合物半導体などを好ましくは形成することができ、特に窒化ガリウム系化合物半導体などの窒化物半導体が好ましい。なお、本発明において、InGaN、AlGaN、GaNなどは必ずしも、3元混晶のみ、2元混晶のみの窒化物半導体を指すのではなく、例えばInGaNでは、InGaNの作用を変化させない範囲での微量のAl、その他の不純物を含んでいても本発明の範囲であることはいうまでもない。また、本明細書において、窒化物とはIII族にB、Al、Ga、In、Taの中のいずれかひとつを用い、V族には主にNを用いることを特

徴とするものである。しかしながら、本明細書において、微量のAs、Pを用いてバンドギャップを低減した材料であっても窒化物に含められる。

【0021】

この成長層の成長方法としては、種々の気相成長法を挙げることができ、例えば有機金属化合物気相成長法(MOCVD(MOVPE)法)や分子線エピタキシー法(MBE法)などの気相成長法や、ハイドライド気相成長法(HVPE法)などを用いることができる。その中でもMOVPE法によると、迅速に結晶性の良いものが得られる。MOCVD法では、GaソースとしてTMG(トリメチルガリウム)、TEG(トリエチルガリウム)、AlソースとしてはTMA(トリメチルアルミニウム)、TEA(トリエチルアルミニウム)、Inソースとしては、TMI(トリメチルインジウム)、TEI(トリエチルインジウム)などのアルキル金属化合物が多く使用され、窒素源としてはアンモニア、ヒドラジンなどのガスが使用される。また、不純物ソースとしてはSiであればシランガス、Geであればゲルマンガス、MgであればCp₂Mg(シクロペンタジエニルマグネシウム)、ZnであればDEZ(ジエチルジンク)などのガスが使用される。MOCVD法では、これらのガスを例えば600°C以上に加熱された基板の表面に供給して、ガスを分解することにより、InAlGa_N系化合物半導体をエピタキシャル成長させることができる。

【0022】

前記第1成長層は例えば窒化ガリウム層や窒化アルミニウム層からなり、第1成長層は低温バッファ層と高温バッファ層との組合せ或いはバッファ層と結晶種として機能する結晶種層との組合せからなる構造であっても良い。成長層の成長を低温バッファ層から始めるとマスク上にポリ結晶が析出しやすくなって、それが問題となる。そこで、結晶種層を含んでからその上に基板と異なる面を成長することで、さらに結晶性のよい結晶が成長できる。また、選択成長を用いて結晶成長を行うには結晶種層がないとバッファ層から形成する必要があるが、もしバッファ層から選択成長を行うと成長の阻害された成長しなくても良い部分に成長が起こりやすくなる。従って、結晶種層を用いることで、成長が必要な領域に選択性良く結晶を成長させることができることになる。バッファ層は基板と窒化物

半導体の格子不整合を緩和するという目的もある。したがって、窒化物半導体と格子定数の近い基板、格子定数が一致した基板を用いる場合にはバッファ層が形成されない場合もある。たとえば、SiC上にはAlNを低温にしないでバッファ層を形成することもあり、Si基板上にはAlN、GaNをやはり低温にしないでバッファ層として成長することもあり、それでも良質のGaN層が得られる。また、バッファ層については、特に設けない構造とすることもでき、GaN基板を使用しても良い。

【0023】

そして、本発明においては、選択成長により第2成長層を形成することから、基板の主面に対して傾斜した傾斜面を得ることができる。一般に、基板主面の選択にも依存するが、ウルツ鉱型の(0001)面[C面]を基板主面とした場合は、(1-100)面[M面]、(1-101)面[S面]、(11-20)面[A面]、(1-102)面[R面]、(1-123)面[N面]、(11-22)面およびこれらに等価な結晶面のうちから選ばれた傾斜面を形成することができ、特にS面や(11-22)面およびこれらに等価な結晶面を用いることが好ましい。これらに等価な結晶面とは前述のように、5乃至6度の範囲で傾いた面方位を含むものである。特にS面はC+面の上に選択成長した際に見られる安定面であり、比較的得やすい面であって六方晶系の面指数では(1, -1, 0, 1)面である。C面にC+面とC-面が存在するのと同様に、S面についてはS+面とS-面が存在するが、本明細書においては、特に断らない場合は、C+面GaN上にS+面を成長しており、これをS面として説明している。なお、S面についてはS+面が安定面である。

【0024】

前述のように窒化ガリウム系化合物半導体で結晶層を構成した場合には、S面すなわちS+面上、GaからNへのボンド数が2または3とC面の次に多くなる。ここでC-面はC+面の上には事実上得ることができないので、S面でのボンド数は最も多いものとなる。例えば、C面を主面に有するサファイア基板に窒化物を成長した場合、一般にウルツ鉱型の窒化物の表面はC+面になるが、選択成長を利用することでS面を形成することができ、C面に平行な面では脱離しやす

い傾向をもつNのボン드가Gaから一本のボンネットで結合しているのに対し、傾いたS面では少なくとも一本以上のボンネットで結合することになる。従って、実効的にV/III 比が上昇することになり、積層構造の結晶性の向上に有利である。また、基板と異なる方位に成長すると基板から上に伸びた転位が曲がることもあり、欠陥の低減にも有利となる。

【 0 0 2 5 】

本発明の半導体発光素子においては、選択成長によって第2成長層は基板の主面に対して傾斜した構造とすることが可能であるが、特に、第2成長層はS面または該S面に実質的に等価な面が略六角錐形状の斜面をそれぞれ構成する構造であっても良く、或いは、S面または該S面に実質的に等価な面が略六角錐台形状の斜面をそれぞれ構成する共にC面または該C面に実質的に等価な面が前記略六角錐台形状の上平面部を構成する構造、所謂略六角錐台形状であっても良い。これら略六角錐形状や略六角錐台形状は、正確に六角錐であることを必要とせず、その中の幾つかの面が消失したようなものも含む。また、結晶層の結晶面間の稜線は必ずしも直線でなくとも良い。また、略六角錐形状や略六角錐台形状は直線状に延在された形状であっても良い。

【 0 0 2 6 】

具体的な選択成長法としては、選択的に第1成長層上に形成されたマスク層の開口された部分を利用して行われる。マスク層の開口部の形状としては、円形状、正形状、六角形状、三角形状、矩形状、菱形、帯状、格子状およびこれらの変形状などの形状にすることができる。マスク層は例えば絶縁材料からなり、例えば酸化シリコン層或いは窒化シリコン層によって構成することができる。マスク層の厚みは、活性層近傍や電極近傍の段差を緩和する目的で、0.1乃至5 μm の範囲で形成することができ、より好ましくは0.1乃至1.0 μm の程度である。前述のような略六角錐台形状や略六角錐形状が直線状に延在された形状である場合、一方向を長手方向とするような角錐台や台形状はマスク層の開口部（窓領域）を帯状にすることで可能である。

【 0 0 2 7 】

選択成長を用いマスク層の開口部を10 μm 程度の円形（或いは辺が1-10

0 方向の六角形、または辺が 1 1 - 2 0 方向の六角形など) にすることでその約 2 倍程度の選択成長領域まで簡単に作製できる。また S 面が基板と異なる方向であれば転位を曲げる効果、および転位を遮蔽する効果があるために、転位密度の低減にも役立つ。

【 0 0 2 8 】

本発明者らの行った実験において、カソードルミネッセンスを用いて成長した六角錐台形状を観測してみると、第 2 成長層として形成された S 面の結晶は良質であり C + 面に比較して発光効率が高くなっていることが示されている。特に InGaN 活性層の成長温度は $700 \sim 800^\circ \text{C}$ であるため、アンモニアの分解効率が低く、より N 種が必要とされる。また AFM で表面を見たところステップが揃って InGaN 取り込みに適した面が観測された。さらにその上、Mg ドープ層の成長表面は一般に AFM レベルでの表面状態が悪いが、S 面の成長によりこの Mg ドープ層も良い表面状態で成長し、しかもドーピング条件がかなり異なることがわかっている。また、顕微フオルミネッセンスマッピングを行うと、 $0.5 - 1 \mu\text{m}$ 程度の分解能で測定することができるが、C + 面の上に成長した通常の方法では、 $1 \mu\text{m}$ ピッチ程度のむらが存在し、選択成長で S 面を得た試料については均一な結果が得られた。また、SEM で見た斜面の平坦性も C + 面より滑らかに成っている。

【 0 0 2 9 】

また、選択成長マスクを用いて選択成長する場合であって、選択マスク開口部の上だけに成長する際には横方向成長が存在しないため、マイクロチャネルエピタキシーを用いて横方向成長させ窓領域より拡大した形状にすることが可能である。このようなマイクロチャネルエピタキシーを用いて横方向成長をした方が貫通転位を避けやすくなり、転位が減ることがわかっている。またこのような横方向成長により発光領域も増大し、さらに電流の均一化、電流集中の回避、および電流密度の低減を図ることができる。

【 0 0 3 0 】

本発明の半導体発光素子は、第 2 成長層の結晶面に平行な面内に延在する第 1 導電型クラッド層、活性層、及び第 2 導電型クラッド層を第 2 成長層に形成する

。第1導電型はp型又はn型のクラッド層であり、第2導電型はその反対の導電型である。例えばS面を構成する結晶層をシリコンドープの窒化ガリウム系化合物半導体層によって構成した場合は、n型クラッド層をシリコンドープの窒化ガリウム系化合物半導体層によって構成し、その上にInGa_N層を活性層として形成し、さらにその上にp型クラッド層としてマグネシウムドープの窒化ガリウム系化合物半導体層を形成してダブルヘテロ構造をとることができる。活性層であるInGa_N層をAlGa_N層で挟む構造とすることも可能である。また、活性層は単一のバルク活性層で構成することも可能であるが、単一量子井戸（SQW）構造、二重量子井戸（DQW）構造、多重量子井戸（MQW）構造などの量子井戸構造を形成したものであっても良い。量子井戸構造には必要に応じて量子井戸の分離のために障壁層が併用される。活性層をInGa_N層とした場合には、特に製造工程上も製造し易い構造となり、素子の発光特性を良くすることができる。さらにこのInGa_N層は、窒素原子の脱離しにくい構造であるS面上での成長では特に結晶化しやすくしかも結晶性も良くなり、発光効率を上げることが出来る。なお、窒化物半導体はノンドープでも結晶中にできる窒素空孔のためにn型となる性質があるが、通常Si、Ge、Seなどのドナー不純物を結晶成長中にドーピングすることで、キャリア濃度の好ましいn型とすることができる。また、窒化物半導体をp型とするには、結晶中にMg、Zn、C、Be、Ca、Baなどのアクセプター不純物をドーピングすることによって得られるが、高キャリア濃度のp層を得るためには、アクセプター不純物のドーピング後、窒素、アルゴンなどの不活性ガス雰囲気中で400℃以上でアニーリングを行うことが好ましい。このアニーリングの方法としては、電子線照射などにより活性化する方法もあり、また、マイクロ波照射、光照射などで活性化する方法もある。

【0031】

これら第1導電型クラッド層、活性層、及び第2導電型クラッド層は前記第2成長層の結晶面に平行な面内に延在されるが、このような面内への延在は第2成長層の結晶面が形成されているところで続けて結晶成長させれば容易に行うことができる。成長層が略六角錐形状や略六角錐台形状となり、各結晶面がS面等とされる場合は、第1導電型クラッド層、活性層、及び第2導電型クラッド層が

らなる発光領域を全部又は一部の S 面上に形成することができる。略六角錐台形状の場合には、基板主面に平行な上面上にも第 1 導電型クラッド層、活性層、及び第 2 導電型クラッド層を形成できる。傾斜した S 面を利用して発光させることで、平行平板では多重反射により光が減衰していくが、傾いた面があると光は多重反射の影響を免れて半導体の外にでることができるという利点がある。第 1 導電型クラッド層は結晶面を構成する成長層と同じ材料で同じ導電型とすることができ、結晶面を構成する第 2 成長層を形成した後、連続的に濃度を調整しながら形成することもでき、また他の例として、面を構成する成長層の一部が第 1 導電型クラッド層として機能する構造であっても良い。

【 0 0 3 2 】

本発明の半導体発光素子においては、第 1 導電型クラッド層、活性層、及び第 2 導電型クラッド層の全部または一部が開口部の周囲のマスク層上にまで延在される。このようにマスクを除去しない構造とするため、横方向に成長した部分の下部の支えがなくなることなく、また全部マスク層を残した状態にすれば、選択成長構造の段差が緩和され、レーザ照射などによって基板を剥がした場合でも、マスク層が第 1 成長層の支持層として機能しながら n 電極と p 電極を確実に分離して短絡を防止できる。

【 0 0 3 3 】

また、本発明の他の半導体発光素子においては、第 1 導電型クラッド層、活性層、及び第 2 導電型クラッド層によって、第 2 成長層の全体が被覆される構造となる。まず、このような構造は、選択成長によって傾斜した結晶面を第 2 成長層が呈するために容易に構成できる。すなわち、基板主面に平行に延在する活性層などを形成した場合では、端部が空気中に露出し得るが、傾斜した結晶面を利用することで端部までも被覆することができる。第 2 成長層の全体が被覆されることで、活性層の酸化などの劣化が未然に防止されることになり、さらに発光面積が増大するといった効果も得られる。

【 0 0 3 4 】

また、本発明の更に他の半導体発光素子においては、第 1 導電型クラッド層、活性層、及び第 2 導電型クラッド層の各端部が直接マスク層に接する構造にする

ことができる。このような構造は、選択成長によって傾斜した結晶面を第2成長層が呈するために容易に構成でき、各端部が直接マスク層に接して活性層等を被覆することから、活性層の酸化などの劣化が未然に防止されることになり、さらに発光面積が増大するといった効果も得られる。

【0035】

本発明の半導体発光素子では、結晶面の結晶性の良さを利用して、発光効率を高めることができる。特に、結晶性が良いS面にのみ電流を注入すると、S面は I_n の取り込みもよく結晶性も良いので発光効率を高くすることができる。また、活性層の実質的なS面に平行な面内に延在する面積は該活性層を基板又は前記第1成長層の主面に投影した場合の面積より大きいものとすることができる。このように活性層の面積を大きなものとする事で、素子の発光する面積が大きくなり、それだけで電流密度を低減することが出来る。また、活性層の面積を大きくすることで、輝度飽和の低減に役立ち、これにより発光効率を上げることが出来る。

【0036】

第2成長層と第2導電型クラッド層には、それぞれ電極が形成される。接触抵抗を下げるために、コンタクト層を形成し、その後で電極をコンタクト層上に形成しても良い。これらの電極を蒸着法により形成する場合、p電極、n電極が層とマスクの下に形成された第1成長層との双方についてしまうと短絡してしまうことがあり、それぞれ精度よく蒸着することが必要となる。

【0037】

本発明の半導体発光素子は複数個を並べて画像表示装置や照明装置を構成することが可能である。各素子を3原色分揃え、走査可能に配列することで、S面を利用して電極面積を抑えることができるため、少ない面積でディスプレイとして利用できる。

【0038】

以下、本発明を各実施例を参照しながら更に詳細に説明する。各実施例はそれぞれ製造方法に対応しており、その製造方法によって完成した素子が本発明の構造を有する半導体発光素子である。従って、各実施例では初めに製造工程につい

て説明を行い、次いで製造された素子自体について説明する。なお、本発明の半導体発光素子および本発明の半導体装置の製造方法は、その要旨を逸脱しない範囲で変形、変更などが可能であり、本発明は以下の実施例に限定されるものではない。

【 0 0 3 9 】

実施例 1

本実施例は、選択マスクすなわち窓領域よりも大きなサイズで六角錐形状の結晶層を成長させて形成する半導体発光素子の例であり、図 1 乃至図 6 を参照しながら、その製造工程と共に素子構造を説明する。

【 0 0 4 0 】

基板主面を C + 面とするサファイア基板 1 0 上に、前述の各実施例と同様に、低温バッファ層を形成し、その後昇温し 1 0 0 0 ° C で第 1 成長層としてのシリコンドープの G a N 層 1 1 を形成する。その後、S i O ₂ または S i N を用いたマスク層 1 2 を全面に厚さ 1 0 0 ~ 5 0 0 n m の範囲で形成し、図 1 に示すように、フォトリソグラフィとフッ酸系エッチャントを用いて 1 0 μ m 程度の円形状の開口部からなる窓領域 1 3 をマスク層 1 2 に形成する。このときの一边の方向は 1 - 1 0 0 方向に垂直とする。この開口部の大きさは作りたい素子の特性により変える。

【 0 0 4 1 】

次に再度、成長温度 1 0 0 0 ° C でシリコンドープの G a N 層 1 4 の結晶成長を行う。当初、シリコンドープの G a N 層 1 4 は円形の窓領域 1 3 から成長するが、しばらく成長を続けると周囲が S 面 (1 - 1 0 1) よりなる六角錐の形状を露呈してくる。成長時間が足りない場合は六角錐台形状になるが、六角錐をシリコンドープの G a N 層 1 4 を形成した後しばらく成長を続け、六角錐の大きさが幅 2 0 μ m 程度 (一边が 1 0 μ m 程度) になった際、高さは六角錐としてその一边の 1 . 6 倍程度となる。すると図 2 に示すように、1 6 μ m 程度の窓領域 1 3 よりも底面が広がったシリコンドープの G a N 層 1 4 が形成される。なお、六角錐の大きさが幅 2 0 μ m 程度は例示であり、例えば六角錐の大きさを幅 1 0 μ m 程度とすることも可能である。

【 0 0 4 2 】

さらにシリコンドープのGaNを成長し、その後成長温度を低減し活性層となるInGaN層15を成長する。その後、図3に示すように、成長温度を再び上昇させ、p型クラッド層としてのマグネシウムドープのGaN層16を成長させる。その際のInGaN層15の厚さは0.5nmから3nm程度である。活性層を(Al)GaN/InGaNの量子井戸層や多重量子井戸層などにすることもあり、ガイド層として機能するGaNまたはInGaNを用いて多重構造とすることもある。その際、InGaNのすぐ上の層にはAlGaN層を成長することが望ましい。この段階で、InGaN層15やマグネシウムドープのGaN層16は窓領域13の周囲のマスク層12の上まで延在され、第2成長層であるシリコンドープのGaN層14の全体が被覆され、活性層であるInGaN層15、マグネシウムドープのGaN層16の端部が形成されないことから、活性層の劣化を未然に防止することができる。

【 0 0 4 3 】

その後、マスク層の一部を開口してGaN層11を露出させ、さらにその除去した部分57にTi/Al/Pt/Au電極を蒸着する。これがn電極18となる。さらに六角錐上に成長した最表層にNi/Pt/AuまたはNi(Pd)/Pt/Auを蒸着する。この蒸着によりp電極19が完成する(図4)。これらの蒸着の際、p電極19、n電極18はそれぞれ精度よく蒸着することが必要である。その後、図5に示すように、当該発光素子をRIE(反応性イオンエッチング)またはダイサーなどで分離する。これにより本実施例による発光素子が完成する。

【 0 0 4 4 】

このような製造工程で製造された本実施例の半導体発光素子は、図6に示す素子構造を有している。その主な構成はC+面を基板主面とするサファイヤ基板10上に結晶種層となるシリコンドープのGaN層11を介して成長した第2成長層としてのシリコンドープのGaN層14を有している。このシリコンドープのGaN層14は基板主面とは傾斜してなるS面に覆われた周面を有しており、窓領域13の面積より大きな底面を有するように形成されている。

【0045】

さらに、本素子には、このS面に平行に延在してなる形状で活性層であるInGa_N層15が形成され、さらにそのInGa_N層15上にクラッド層としてマグネシウムドーパのGa_N層16が形成されている。p電極19はマグネシウムドーパのGa_N層16の上面に形成されており、n電極18は、六角錐部分の側部で開口された領域17に形成されており、シリコンドーパのGa_N層11を介してシリコンドーパのGa_N層14に接続している。

【0046】

このような構造を有する本実施例の半導体発光素子は、シリコンドーパのGa_N層14、InGa_N層15及びマグネシウムドーパのGa_N層16の全部または一部が窓領域13の周囲のマスク層12上にまで延在される。このようにマスクを除去しない構造とするため、横方向に成長した部分の下部の支えがなくなることなく、またマスク層12を残した状態にすれば、選択成長構造の段差が緩和され、レーザ照射などによって基板を剥がした場合でも、マスク層12が第1成長層11の支持層として機能しながらn電極18とp電極19を確実に分離して短絡を防止できる。

【0047】

また、InGa_N層15及びマグネシウムドーパのGa_N層16によって、シリコンドーパのGa_N層14の全体が被覆される構造となり、各層15、16の端部が直接マスク層に接する構造にすることができる。したがって、各端部が直接マスク層12に接して活性層等を被覆することから、活性層の酸化などの劣化が未然に防止されることになり、さらに発光面積が増大するといった効果も得られる。

【0048】

また、基板主面に対して傾斜したS面を利用することから、その窒素原子からガリウム原子へのボンドの数が増大することになり、実効的なV/I_{III}比を高くすることが可能であり、形成される半導体発光素子の高性能化を図ることができる。また、基板主面はC⁺面であり、S面は基板主面と異なる面であるために、基板から上に延びた転位が曲がることがあり、欠陥を低減することも可能とな

る。基板の主面に対して傾斜した傾斜結晶面を用いることで、多重反射を防止することもでき、発生した光を効率良く素子外部に導くことができる。本実施例では、大きな面積の活性層に電流を注入するため、電流の均一化、電流集中の回避、および電流密度の低減を図ることができる。

【 0 0 4 9 】

実施例 2

本実施例は、選択マスクより大きく形成された S 面からなる六角錐形状の結晶層の頂点部分には p 電極を形成しない半導体発光素子の例であり、図 7 乃至図 9 を参照しながらその構造を説明する。

【 0 0 5 0 】

本実施例は、実施例 1 と同様に、基板主面を C + 面とするサファイア基板 3 0 上に、前述の各実施例と同様に、低温バッファ層を形成し、その後昇温し 1 0 0 0 ° C で第 1 成長層としてのシリコンドープの GaN 層 3 1 を形成する。その後、SiO₂ または SiN を用いたマスク層 3 2 を全面に厚さ 1 0 0 ~ 5 0 0 nm の範囲で形成し、フォトリソグラフィとフッ酸系エッチャントを用いて 1 0 μ m 程度の円形状の開口部からなる窓領域をマスク層 3 2 に形成する。このときの一边の方向は 1 - 1 0 0 方向に垂直とする。この開口部の大きさは作りたい素子の特性により変える。

【 0 0 5 1 】

次に再度、成長温度 1 0 0 0 ° C でシリコンドープの GaN 層 3 4 の結晶成長を行う。当初、シリコンドープの GaN 層 3 4 は円形の窓領域 3 3 から成長するが、しばらく成長を続けると周囲が S 面 (1 - 1 0 1) よりなる六角錐の形状を露呈してくる。成長時間が足りない場合は六角錐台形状になるが、六角錐をシリコンドープの GaN 層 3 4 を形成した後しばらく成長を続け、六角錐の大きさが幅 2 0 μ m 程度 (一边が 1 0 μ m 程度) になった際、高さは六角錐としてその一边の 1 . 6 倍程度となる。1 6 μ m 程度の窓領域 3 3 よりも底面が広がったシリコンドープの GaN 層 3 4 が形成される。なお、六角錐の大きさが幅 2 0 μ m 程度は例示に過ぎず、例えば六角錐の大きさを幅 1 0 μ m 程度とすることも可能である。

【0052】

さらにシリコンドープのGa₂Nを成長し、その後成長温度を低減し活性層となるInGa₂N層35を成長する。その後、成長温度を再び上昇させ、p型クラッド層としてのマグネシウムドープのGa₂N層36を成長させる。これらInGa₂N層35やマグネシウムドープのGa₂N層36については実施例1と同様である。この段階で、InGa₂N層35やマグネシウムドープのGa₂N層36は窓領域33の周囲のマスク層32の上まで延在され、第2成長層であるシリコンドープのGa₂N層34の全体が被覆され、活性層であるInGa₂N層35、マグネシウムドープのGa₂N層36の端部が形成されないことから、活性層の劣化を未然に防止することができる。

【0053】

基板30上のシリコンドープのGa₂N層31の一部除去した部分にTi/Au/Pt/Au電極を蒸着する。これがn電極41となる。さらに六角錐上に成長した最表層のS面部分でなおかつAFM測定の結果、ステップが十分にみられた部位を探してその部分のみに電極としてNi/Pt/AuまたはNi(Pd)/Pt/Auを蒸着する。これによりp電極42が完成する(図7)。一般に、AFMで見られたステップなどの形状からは六角錐の頂点に近い部分は比較的結晶性が悪くなっている。このため、この頂上の部分を除いてp電極42を設ける。これらの蒸着の際、p電極42、n電極41が結晶層であるシリコンドープのGa₂N層34とマスクの下に形成されたシリコンドープのGa₂N層31との双方についてしまうと短絡してしまうので、それぞれ精度よく蒸着することが必要である。その後、このデバイスをRIEまたはダイサーなどで分離する(図8)。これにより本発明による発光素子が完成する。その素子断面を図9に示す。

【0054】

このような構造の半導体発光素子では、シリコンドープのGa₂N層34、InGa₂N層35及びマグネシウムドープのGa₂N層36の全部または一部が窓領域33の周囲のマスク層32上にまで延在される。このようにマスクを除去しない構造とするため、横方向に成長した部分の下部の支えがなくなることもなく、またマスク層32を残した状態にすれば、選択成長構造の段差が緩和され、n電極

4 1 と p 電極 4 2 を確実に分離して短絡を防止できる。

【 0 0 5 5 】

また、InGa_N層 3 5 及びマグネシウムドーブのGa_N層 3 6 によって、シリコンドーブのGa_N層 3 4 の全体が被覆される構造となり、各層 3 5, 3 6 の端部が直接マスク層に接する構造にすることができる。したがって、各端部が直接マスク層 3 2 に接して活性層等を被覆することから、活性層の酸化などの劣化が未然に防止されることになり、さらに発光面積が増大するといった効果も得られる。

【 0 0 5 6 】

また、活性層への電流注入は頂点近傍側で周囲側よりも低密度となり、結晶性の悪い部分を発光領域から外して、全体的な発光効率を高めることができる。

【 0 0 5 7 】

実施例 3

本実施例は、n 電極を基板裏面に形成する半導体発光素子の例であり、図 1 0 乃至図 1 4 を参照しながらその構造を説明する。

【 0 0 5 8 】

実施例 1 と同様に、基板主面を C + 面とするサファイア基板 5 0 上に、前述の各実施例と同様に、低温バッファ層を形成し、その後昇温し 1 0 0 0 ° C で第 1 成長層としてのシリコンドーブのGa_N層 5 1 を形成する。その後、SiO₂ または SiN を用いたマスク層 5 2 を全面に厚さ 1 0 0 ~ 5 0 0 nm の範囲で形成し、フォトリソグラフィとフッ酸系エッチャントを用いて 1 0 μ m 程度の円形状の開口部からなる窓領域をマスク層 5 2 に形成する。このときの一边の方向は 1 - 1 0 0 方向に垂直とする。この開口部の大きさは作りたい素子の特性により変える。

【 0 0 5 9 】

次に再度、成長温度 1 0 0 0 ° C でシリコンドーブのGa_N層 5 4 の結晶成長を行う。当初、シリコンドーブのGa_N層 5 4 は円形の開口部から成長するが、しばらく成長を続けると周囲が S 面 (1 - 1 0 1) よりなる六角錐の形状を露呈してくる。成長時間が足りない場合は六角錐台形状になるが、六角錐をシリコン

ドーブのGaN層54を形成した後しばらく成長を続け、16 μ m程度の窓領域よりも底面が広がったシリコンドーブのGaN層54が形成される。

【0060】

さらにシリコンドーブのGaNを成長し、その後成長温度を低減し活性層となるInGaN層55を成長する。その後、成長温度を再び上昇させ、p型クラッド層としてのマグネシウムドーブのGaN層56を成長させる。これらInGaN層55やマグネシウムドーブのGaN層56については実施例1と同様である。この段階で、InGaN層55やマグネシウムドーブのGaN層56は窓領域の周囲のマスク層52の上まで延在され、第2成長層であるシリコンドーブのGaN層54の全体が被覆され、活性層であるInGaN層55、マグネシウムドーブのGaN層56の端部が形成されないことから、活性層の劣化を未然に防止することができる。

【0061】

図10に示すように、n電極を形成する前に、マグネシウムドーブのGaN層56の最表層のS面部分にp電極71を形成する。p電極71を形成した後、サファイヤ基板50の主面までRIEまたはダイサーなどで分離溝72を形成して分離し、サファイヤ基板50上で素子ごとに分離をする(図11)。次に、エキシマレーザー等を用いて、サファイア基板50から素子部分となる領域を除去し、残ったGaなどをエッチングで除去した後、素子側の裏面部分に最後にTi/Al/Pt/Au電極を蒸着する。図12に示すように、この電極が素子裏面に配設されたn電極73として機能する。

【0062】

図13は完成した半導体発光素子の断面を示す。前記n電極73は光をさえぎらないようにするためなるべく角部に配設することが好ましい。また、図14は完成した半導体発光素子の一例の裏面を示す。この例では、第2成長層であるシリコンドーブのGaN層54の六角の底面に応じて六角形の開口部75をn電極74に有する。このような構造によって、発光した光を有効に外部に導くことができる。

【0063】

また、本実施例の一例としてn電極を透明電極とした構造とすることもできる。図15は基板から素子部分となる領域をエキシマレーザー等を用いて分離し、素子の裏面側に透明電極80を形成したところを示すものである。なお、素子部分は図13に示す構造のものと同様に、シリコンドープのGa_{0.4}N層51の上に残されたマスク層52の窓領域から、六角錐形状に成長した結晶部分にシリコンドープのGa_{0.4}N層54、InGa_{0.4}N層55、及びマグネシウムドープのGa_{0.4}N層56が形成され、最外部にp電極71が形成されている。透明電極80は基板の剥がされたシリコンドープのGa_{0.4}N層51の裏面にリフトオフなどによって形成されたITO (Indium Tin Oxide) などの材料層である。

【0064】

図16は完成した透明電極80を備えた半導体発光素子を示す断面図である。このような構造とすることで、シリコンドープのGa_{0.4}N層54及びマグネシウムドープのGa_{0.4}N層56に挟まれた活性層としてのInGa_{0.4}N層55から発生した光は透明電極80を透過して射出する。図16の半導体発光素子は、その構造上、マスク層52が残存するため、横方向に成長した部分の下部の支えがなくなることなく、選択成長構造の段差が緩和され、レーザ照射などによって基板を剥がした場合でも、p電極71と透明電極80の短絡などの問題は生じない。更に、活性層から発生した光は透明電極80を透過して射出することから、電極を光路を避けるように形成する必要はなく、製造上也容易に形成でき、また、シリコンドープのGa_{0.4}N層51の裏面から光を取り出すことで、傾斜した結晶面で反射した光も出力され、光の取出し効率が改善される。また、p電極71は六角錐の頂点側に配設されることから、透明電極80はシリコンドープのGa_{0.4}N層51の裏面に比較的広い面積で形成することができる。このため、透明電極80の接触抵抗を下げることができ、同時にn電極取り出しのためのマスク層の加工は不要であるため、当該素子は容易に製造できることとなる。

【0065】

実施例4

本実施例は、選択マスクすなわち窓領域よりも大きなサイズで六角錐台形状の結晶層を成長させて形成する半導体発光素子の例であり、図17乃至図22を参

照しながら、その製造工程と共に素子構造を説明する。

【 0 0 6 6 】

基板主面をC+面とするサファイア基板90上に、前述の各実施例と同様に、低温バッファ層を形成し、その後昇温し1000°CでシリコンドープのGaN層91を形成する。その後、SiO₂またはSiNを用いたマスク層92を全面に厚さ100～500nmの範囲で形成し、図17に示すように、フォトリソグラフィとフッ酸系エッチャントを用いて10μm程度の円形状の開口部からなる窓領域93をマスク層92に形成する。この開口部の大きさは作りたい素子の特性により変える。

【 0 0 6 7 】

次に再度、成長温度1000°CでシリコンドープのGaN層94の結晶成長を行う。当初、シリコンドープのGaN層94は円形の窓領域93から成長するが、しばらく成長を続けると周囲がS面(1-101)よりなり且つ上面が基板主面と平行なC面を有する六角錐台の形状を露呈してくる。十分な時間だけ結晶成長を行い、上面のC面が平坦に広がった形状にシリコンドープのGaN層94の形状を制御する(図18)。この上面が平坦な六角錐台の形状は、前述の六角錐形状のものと比較して短い時間で形成することができる。

【 0 0 6 8 】

さらにシリコンドープのGaNを成長し、その後成長温度を低減し活性層となるInGaN層95を成長する。その後、図19に示すように、成長温度を再び上昇させ、p型クラッド層としてのマグネシウムドープのGaN層96を成長させる。その際のInGaN層95の厚さは0.5nmから3nm程度であり、量子井戸層や多重量子井戸層などを形成しても良い。ガイド層なども形成できる点は前述の各実施例と同様である。

【 0 0 6 9 】

その後、マスク層の一部を開口してGaN層91を露出させ、さらにその除去した部分97にTi/Al/Pt/Au電極を蒸着する。これがn電極98となる。さらに六角錐上に成長した最表層にNi/Pt/AuまたはNi(Pd)/Pt/Auを蒸着する。この蒸着によりp電極99が完成する(図20)。これ

らの蒸着の際、p電極99、n電極98はそれぞれ精度よく蒸着することが必要である。その後、図21に示すように、当該発光素子をRIE（反応性イオンエッチング）またはダイサーなどで分離する。これにより本実施例による発光素子が完成する。

【0070】

このような製造工程で製造された本実施例の発光素子は、図22に示す素子構造を有している。その主な構成はC+面を基板主面とするサファイヤ基板90上に形成されるシリコンドープのGaN層94は、上面が平坦な六角錐台形状であり、結晶状態の良くない頂点部を初めから形成しない構造となっている。従って、発光特性における損失を未然に防止することが可能であり、しかも、六角錐台形状は比較的短時間で形成できるために、プロセス上も有利である。

【0071】

また、シリコンドープのGaN層94、InGaN層95及びマグネシウムドープのGaN層96の全部または一部が窓領域93の周囲のマスク層92上にまで延在され、マスクを除去しない構造とするため、選択成長構造の段差が緩和され、n電極98とp電極99を確実に分離して短絡を防止できる。また、InGaN層35及びマグネシウムドープのGaN層36の端部が直接マスク層92に接する構造にすることができる。したがって、各端部が直接マスク層32に接して活性層等を被覆することから、活性層の酸化などの劣化が未然に防止されることになり、さらに発光面積が増大するといった効果も得られる。

【0072】

図23および図24は六角錐台形構造の半導体発光素子の他の構造例を示す。図23は該素子の電極形成工程を示す図である。図23および図24に示す半導体発光素子は図22の半導体発光素子の変形例であり、サファイヤ基板90をエキシマレーザーなどの照射によって除去し、シリコンドープのGaN層91の裏面にn電極98bを形成した例である。上面が平坦な六角錐台形状の成長層の領域には、シリコンドープのGaN層94、InGaN層95及びマグネシウムドープのGaN層96の全部または一部が窓領域の周囲のマスク層92上にまで延在され、その最外部にはp電極99が形成されている。

【 0 0 7 3 】

この図 2 3 および図 2 4 に示す構造例においては、n 電極 9 8 b がシリコンドープの GaN 層 9 1 の裏面に光の取出し部となるマスク層 9 2 の窓領域の直下を外しながら形成されている。このような構造にすることで、半導体発光素子のサイズを小さくすることができ、また、マスク層 9 2 を開口してコンタクト領域を形成する必要もないため、容易に製造できると共に微細化に好適である。なお、この六角錐台形構造の半導体発光素子においても、n 電極 9 8 b の代わりに I T O 膜などからなる透明電極を形成することができ、コンタクト面積を広くとることができるため、さらに製造が容易となる。

【 0 0 7 4 】

実施例 5

本実施例は、p 電極を基板表面の面積を大きく占めるように形成した半導体発光素子の例であり、図 2 5 を参照しながらその構造を説明する。

【 0 0 7 5 】

この半導体発光素子は、実施例 3 とマグネシウムドープの GaN 層 5 6 を成長するところまでは同じ成長方法をとる。従って、そこまでの各部分については同じ参照符号を与え、その重複した説明は省略する。n 電極 1 0 0 はサファイヤ基板 5 0 の側部のマスク層 5 2 を開口した領域に、Ti / Al / Pt / Au 電極を蒸着することで形成される。この n 電極 1 0 0 は複数の六角錐からなる領域に電流を供給することができるものである。また、Ni / Pt / Au または Ni (Pd) / Pt / Au 電極を蒸着して p 電極 1 0 1 を形成する。この p 電極 1 0 1 も広い範囲を覆うため、一つの素子で高出力を得る素子を得ることができる。これらの各素子に同電位を与えることで、照明装置として使用することができ、また p 電極 1 0 1 を個別に形成して独立した信号を供給して、画像表示装置として使用することもできる。各素子を 3 原色に対応したものとすることで、多色やフルカラーの画像表示装置を構成できる。なお、各半導体発光素子は同じものを配列させて構成することができるが、他の方法で作成した各半導体発光素子を部分的に混ぜ合わせて画像表示装置又は照明装置を構成しても良い。

【 0 0 7 6 】

シリコンドープのGa_{0.4}N_{0.6}層54、InGa_{0.4}N_{0.6}層55及びマグネシウムドープのGa_{0.4}N_{0.6}層56の全部または一部が窓領域53の周囲のマスク層52上にまで延在され、マスクを除去しない構造とするため、選択成長構造の段差が緩和され、n電極100とp電極101を確実に分離して短絡を防止できる。また、InGa_{0.4}N_{0.6}層55及びマグネシウムドープのGa_{0.4}N_{0.6}層56の端部が直接マスク層52に接する構造にすることができる。したがって、各端部が直接マスク層52に接して活性層等を被覆することから、活性層の酸化などの劣化が未然に防止されることになり、さらに発光面積が増大するといった効果も得られる。

【0077】

実施例6

本実施例は、前述の実施例で得られた半導体発光素子を単純マトリックス方式となるように配列して配線することで、画像表示装置又は照明装置を構成したものである。図26は、そのような画像表示装置又は照明装置の実施例であり、各半導体発光素子は基板120上に、赤色発光領域、青色発光領域及び緑色発光領域の部分が直線状に並ぶように配列されていて、赤色発光領域、青色発光領域及び緑色発光領域のp電極124に電流を供給するための配線126R、126G、126Bが配されている。なお、n電極122は共通とされ、必要に応じて画素ごとの制御を行うための選択トランジスタなども形成される。基板120上にはマスク層125が除去されずに残されており、その下部のシリコンドープのGa_{0.4}N_{0.6}層121との段差を緩和する構造とされている。

【0078】

このような画像表示装置又は照明装置には、赤色発光領域、青色発光領域及び緑色発光領域として機能する第1乃至第3発光波長領域がそれぞれ活性層に形成された構造を有している。各配線126R、126G、126Bに独立した信号を与えることで、画像表示装置として2次元の画像を表示することが可能であり、各配線126R、126G、126Bに同信号を与えることで、照明装置として利用することもできる。

【0079】

なお、上述の各実施例中、サファイヤ基板上に低温バッファ層を形成してから

、G a N 層を成長させ、その後に選択マスクを形成して選択成長を行う方法について説明したが、これに限定されず、サファイヤ基板上に積層するだけではなく、S i 上に直接約900℃でG a N 層を形成したり、S i C 上に1000℃でA l N を5nm成長させた後G a N を成長させたり、G a N 基板を使用してその後選択マスクを形成することでも良い。

【 0 0 8 0 】

【発明の効果】

【 0 0 8 1 】

本発明の半導体発光素子とその製造方法によれば、第1導電型クラッド層、活性層、及び第2導電型クラッド層の全部または一部が開口部の周囲のマスク層上にまで延在される。このようにマスクを除去しない構造とするため、横方向に成長した部分の下部の支えがなくなることなく、また全部マスク層を残した状態にすれば、選択成長構造の段差が緩和され、レーザ照射などによって基板を剥がした場合でも、マスク層が第1成長層の支持層として機能しながらn電極とp電極を確実に分離して短絡を防止できる。

【 0 0 8 2 】

また、本発明の半導体発光素子においては、第1導電型クラッド層、活性層、及び第2導電型クラッド層によって、第2成長層の全体が被覆される構造とされ、第1導電型クラッド層、活性層、及び第2導電型クラッド層の各端部が直接マスク層に接する構造にすることができる。したがって、活性層の酸化などの劣化が未然に防止されることになり、さらに発光面積が増大するといった効果も得られる。

【 0 0 8 3 】

さらに本発明の半導体発光素子においては、選択成長などを利用し、傾斜した傾斜結晶面からなる結晶層を用いて、小さい範囲で微細な素子を作るため、高密度化なども容易であり、ダイシングなどの素子毎の分離も容易である。また、選択成長の安定面の一部は原子スケールで見ると平らになっており、輝度のむらもなく、その部分をもちいることで半値幅の狭い発光を得ることが出来る。従って半導体発光ダイオードだけでなくこの面を用いた半導体レーザーも作製することも

出来る。

【図面の簡単な説明】

【図 1】

本発明の実施例 1 の半導体発光素子の製造工程におけるマスク形成工程を示す図であって、製造工程断面図（A）と製造工程斜視図（B）である。

【図 2】

本発明の実施例 1 の半導体発光素子の製造工程におけるシリコンドープの GaN 層の形成工程を示す図であって、製造工程断面図（A）と製造工程斜視図（B）である。

【図 3】

本発明の実施例 1 の半導体発光素子の製造工程における活性層等の形成工程を示す図であって、製造工程断面図（A）と製造工程斜視図（B）である。

【図 4】

本発明の実施例 1 の半導体発光素子の製造工程における電極形成工程を示す図であって、製造工程断面図（A）と製造工程斜視図（B）である。

【図 5】

本発明の実施例 1 の半導体発光素子の製造工程における素子の分離の工程を示す図であって、製造工程断面図（A）と製造工程斜視図（B）である。

【図 6】

本発明の実施例 1 の半導体発光素子の構造を示す断面図である。

【図 7】

本発明の実施例 2 の半導体発光素子の製造工程における電極形成工程を示す図であって、製造工程断面図（A）と製造工程斜視図（B）である。

【図 8】

本発明の実施例 2 の半導体発光素子の製造工程における素子の分離の工程を示す図であって、製造工程断面図（A）と製造工程斜視図（B）である。

【図 9】

本発明の実施例 2 の半導体発光素子の構造を示す断面図である。

【図 1 0】

本発明の実施例 3 の半導体発光素子の製造工程における電極形成工程を示す図であって、製造工程断面図（A）と製造工程斜視図（B）である。

【図 1 1】

本発明の実施例 3 の半導体発光素子の製造工程における素子間の分離工程を示す図であって、製造工程断面図（A）と製造工程斜視図（B）である。

【図 1 2】

本発明の実施例 3 の半導体発光素子の製造工程における基板を剥がした後を示す図であって、製造工程断面図（A）と製造工程斜視図（B）である。

【図 1 3】

本発明の実施例 3 の半導体発光素子の構造の断面図である。

【図 1 4】

本発明の実施例 3 の半導体発光素子の他の構造の裏面斜視図である。

【図 1 5】

本発明の実施例 3 の半導体発光素子の変形例の製造工程における透明電極の形成工程を示す図であって、製造工程断面図（A）と製造工程斜視図（B）である。

【図 1 6】

本発明の実施例 3 の半導体発光素子の変形例の断面図である。

【図 1 7】

本発明の実施例 4 の半導体発光素子の製造工程におけるマスク形成工程を示す図であって、製造工程断面図（A）と製造工程斜視図（B）である。

【図 1 8】

本発明の実施例 4 の半導体発光素子の製造工程における第 2 成長層の形成工程を示す図であって、製造工程断面図（A）と製造工程斜視図（B）である。

【図 1 9】

本発明の実施例 4 の半導体発光素子の製造工程における活性層等の形成工程を示す図であって、製造工程断面図（A）と製造工程斜視図（B）である。

【図 2 0】

本発明の実施例 4 の半導体発光素子の製造工程における電極形成工程を示す図

であって、製造工程断面図（A）と製造工程斜視図（B）である。

【図 2 1】

本発明の実施例 4 の半導体発光素子の製造工程における素子の分離の工程を示す図であって、製造工程断面図（A）と製造工程斜視図（B）である。

【図 2 2】

本発明の実施例 4 の半導体発光素子の断面図である。

【図 2 3】

本発明の実施例 4 の半導体発光素子の変形例の製造工程における電極形成工程を示す図であって、製造工程断面図（A）と製造工程斜視図（B）である。

【図 2 4】

本発明の実施例 4 の半導体発光素子の変形例の断面図である。

【図 2 5】

本発明の実施例 5 の半導体発光素子の製造工程における電極形成工程を示す図であって、製造工程断面図（A）と製造工程斜視図（B）である。

【図 2 6】

本発明の実施例 6 の半導体発光素子を用いた装置の部分斜視図である。

【符号の説明】

1 0、3 0、5 0、9 0、1 2 0 サファイヤ基板

1 1、1 4、3 1、3 4、5 1、5 4、9 1、9 4 シリコンドープの G a N 層

1 5、3 5、5 5、9 5 I n G a N 層（活性層）

1 6、3 6、5 6、9 6 マグネシウムドープの G a N 層

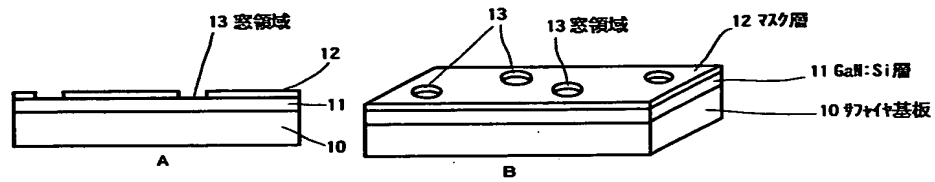
1 8、4 1、7 3、7 4、9 8、1 0 0、1 2 2 n 電極

1 9、4 2、7 1、9 9、1 0 1、1 2 4 p 電極

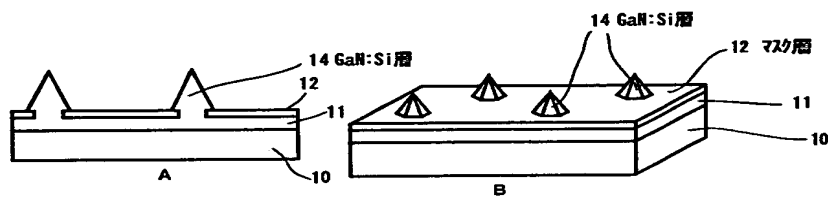
8 0 透明電極

【書類名】 図面

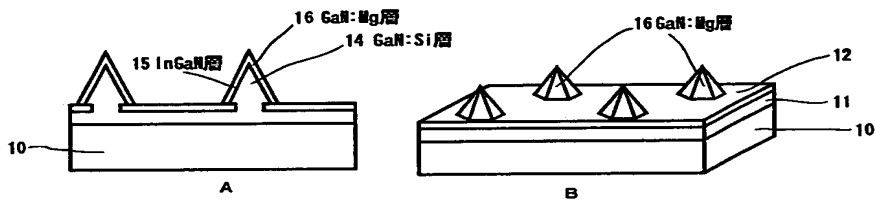
【図 1】



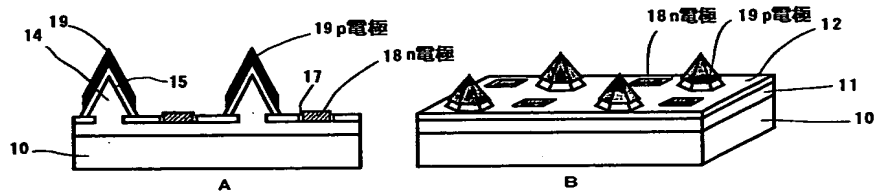
【図 2】



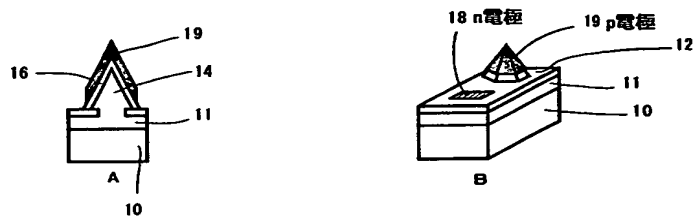
【図 3】



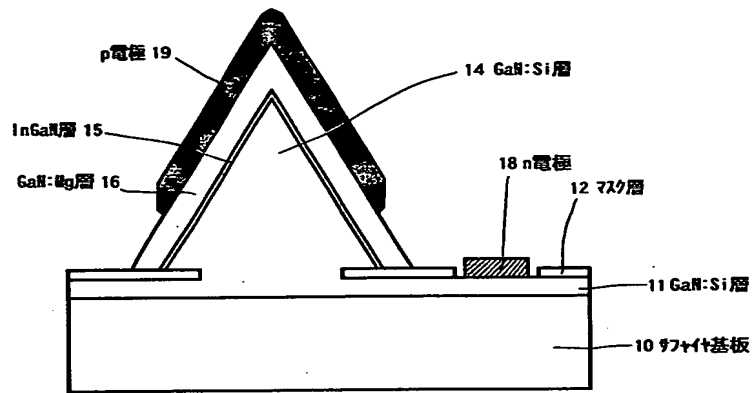
【図 4】



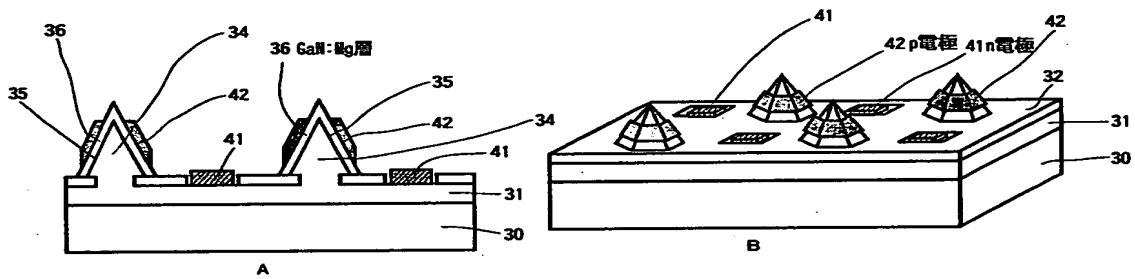
【図 5】



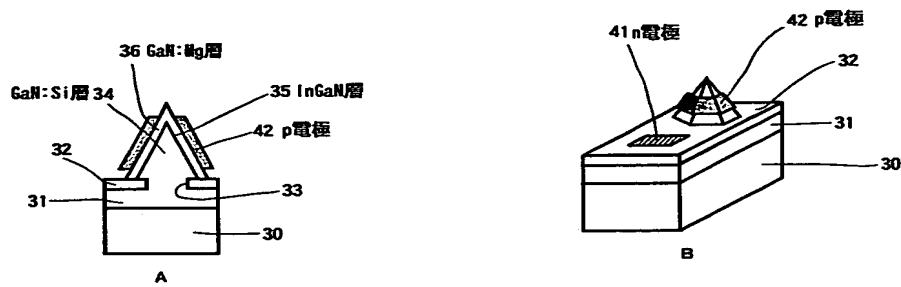
【図 6】



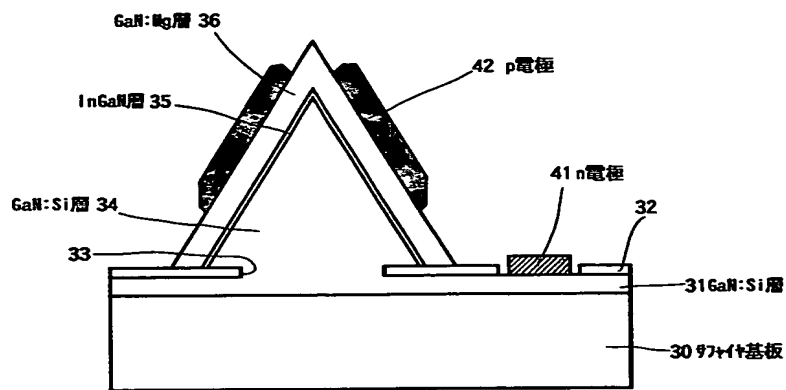
【図 7】



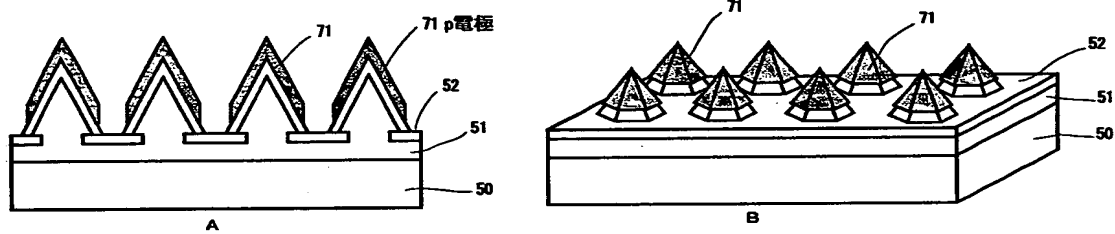
【図 8】



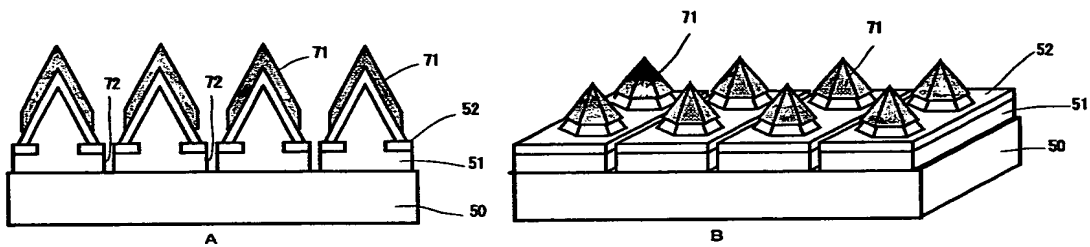
【図 9】



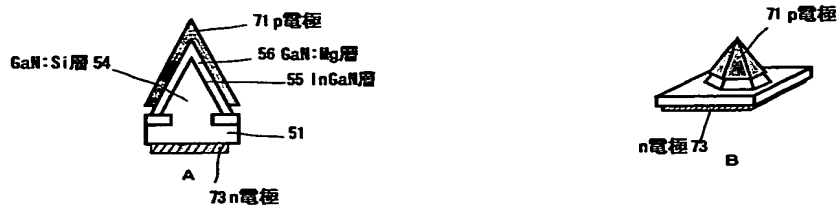
【図 10】



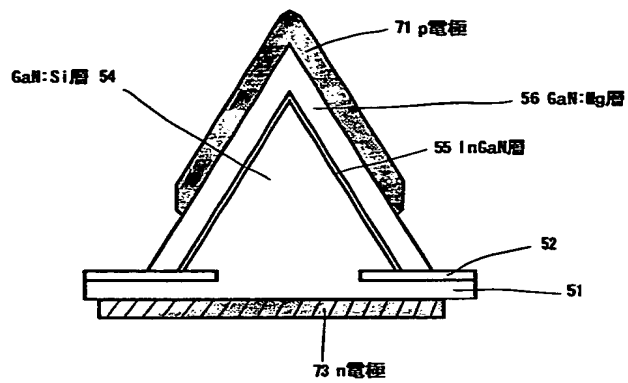
【図 11】



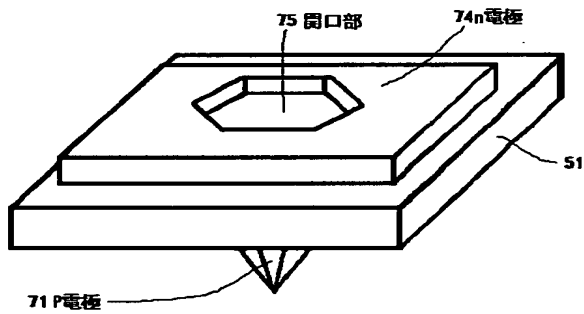
【図 12】



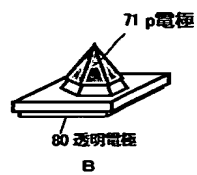
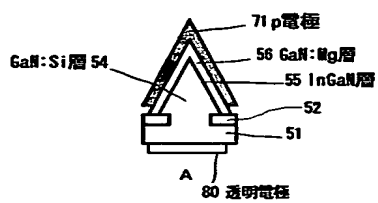
【図 13】



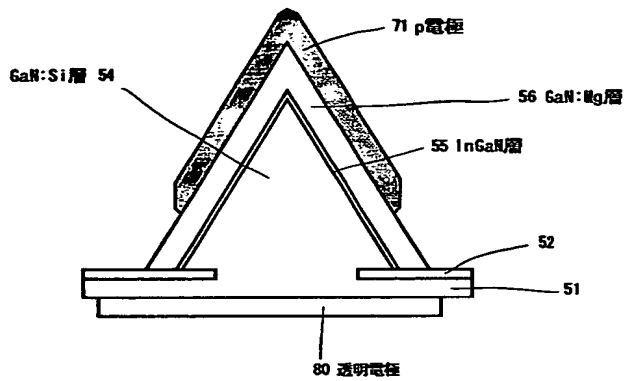
【図 14】



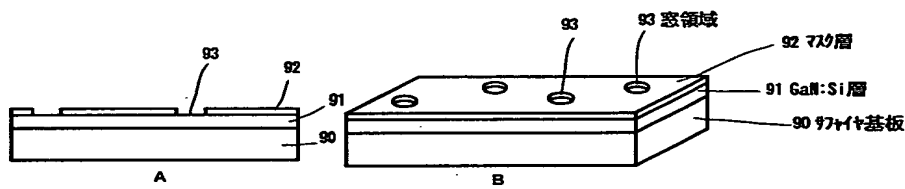
【図 15】



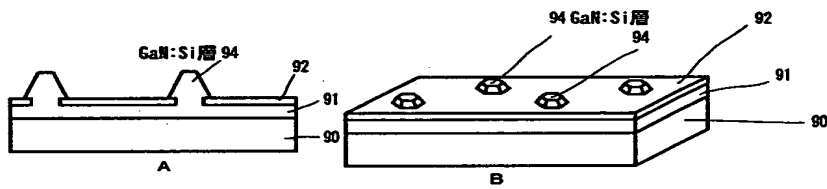
【図 16】



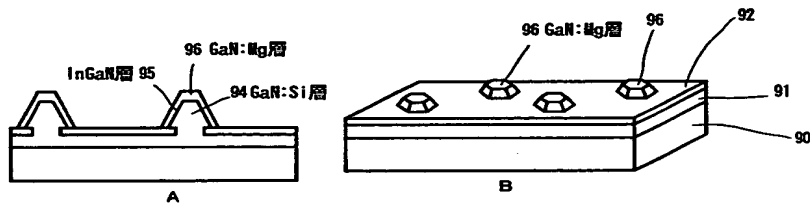
【図 17】



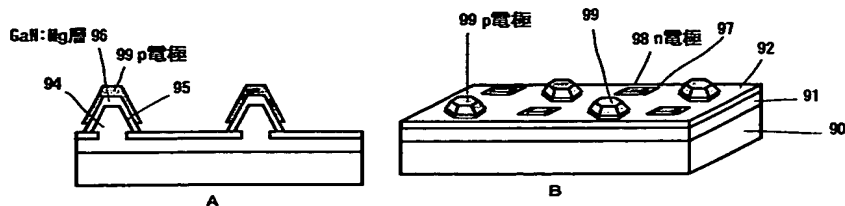
【図 18】



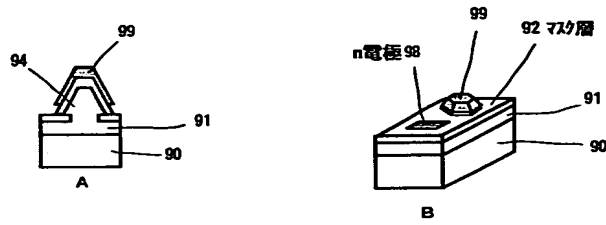
【図 19】



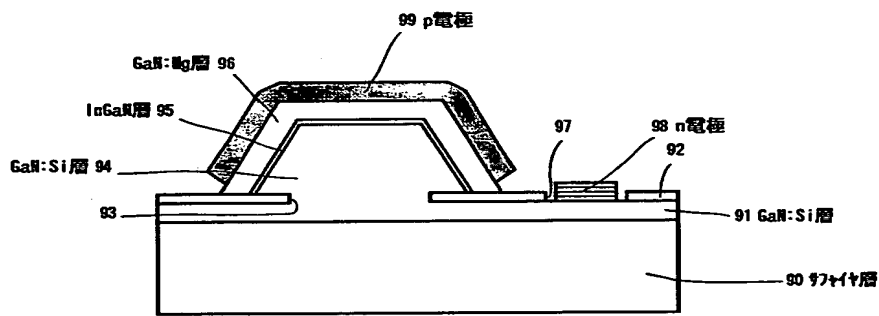
【図 20】



【図 2 1】



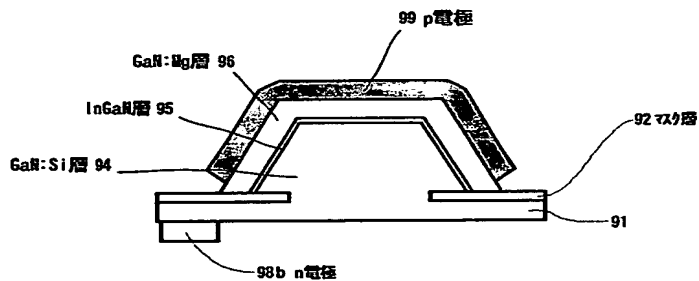
【図 2 2】



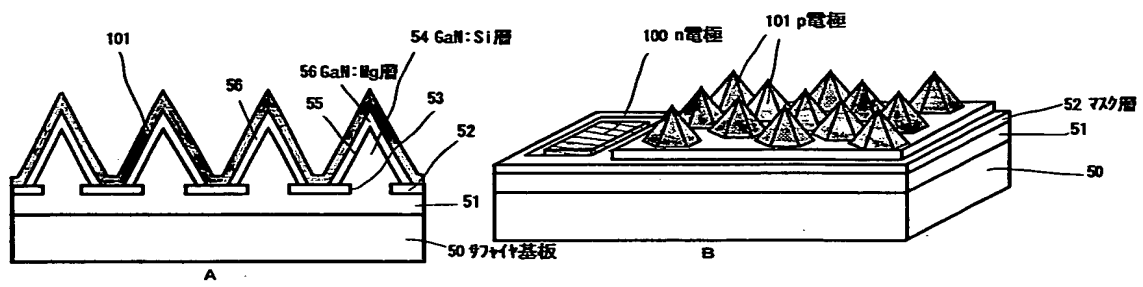
【図 2 3】



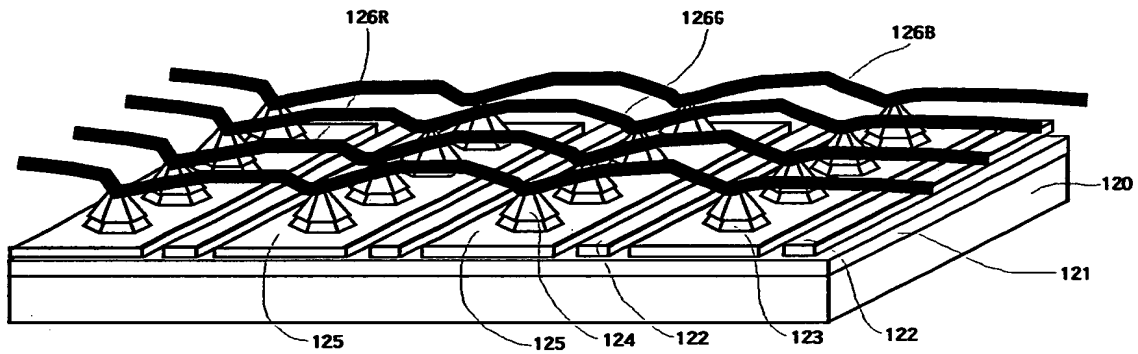
【図 2 4】



【図 25】



【図 26】



【書類名】 要約書

【要約】

【課題】 基板側からの貫通転位などを抑制しつつ且つ工程の増加もなく良好な結晶性を以って製造可能であり、同時に、電極近傍での段差の緩和を図り活性層の劣化も防止する構造の半導体発光素子の提供を目的とする。

【解決手段】 基板上に設けられたマスク層の開口部から第2成長層を選択成長させて形成し、該第2成長層の結晶面に平行な面内に延在する第1導電型クラッド層、活性層、及び第2導電型クラッド層を開口部の周囲のマスク層上まで延在されるように形成する。マスクを除去しない構造とするため、選択成長構造の段差が緩和され、n電極とp電極を確実に分離して短絡を防止できる。また、活性層などの各端部が直接マスク層に接する構造にすることで、活性層の酸化などの劣化が未然に防止される。

【選択図】 図6

出 願 人 履 歴 情 報

識別番号 [000002185]

1. 変更年月日 1990年 8月30日

[変更理由] 新規登録

住 所 東京都品川区北品川6丁目7番35号

氏 名 ソニー株式会社